

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ**

Учебно-методическое объединение по образованию  
в области информатики и радиоэлектроники

**УТВЕРЖДАЮ**

Первый заместитель Министра образования  
Республики Беларусь

\_\_\_\_\_ А.Г. Баханович

\_\_\_\_\_

Регистрационный № \_\_\_\_\_

**ПАРАЛЛЕЛЬНЫЕ И РЕКОНФИГУРИРУЕМЫЕ ВЫЧИСЛИТЕЛЬНЫЕ  
СИСТЕМЫ**

**Примерная учебная программа по учебной дисциплине  
для специальности  
7-06-0611-05 Компьютерная инженерия**

**СОГЛАСОВАНО**

Председатель Учебно-методического  
объединения по образованию в  
области информатики и  
радиоэлектроники

\_\_\_\_\_ В.А. Богуш

\_\_\_\_\_

**СОГЛАСОВАНО**

Начальник Главного управления  
профессионального образования  
Министерства образования  
Республики Беларусь

\_\_\_\_\_ С.Н. Пищов

\_\_\_\_\_

**СОГЛАСОВАНО**

Проректор по научно-методической  
работе Государственного учреждения  
образования «Республиканский  
институт высшей школы»

\_\_\_\_\_ И.В. Титович

\_\_\_\_\_

Эксперт-нормоконтролер

\_\_\_\_\_

\_\_\_\_\_

Минск 2026

**СОСТАВИТЕЛЬ:**

Н.А.Петровский, доцент кафедры электронных вычислительных средств учреждения образования «Белорусский государственный университет информатики и радиоэлектроники», кандидат технических наук

**РЕЦЕНЗЕНТЫ:**

Кафедра «Технология и методика преподавания» Белорусского национального технического университета (протокол № 3 от 12.11.2025);

А.В.Шарамет, начальник отдела открытого акционерного общества «КБ Радар» – управляющая компания холдинга «Системы радиолокации», кандидат технических наук

**РЕКОМЕНДОВАНА К УТВЕРЖДЕНИЮ В КАЧЕСТВЕ ПРИМЕРНОЙ:**

Кафедрой электронных вычислительных средств учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (протокол № 9 от 19.05.2025);

Научно-методическим советом учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (протокол № \_\_ от \_\_\_\_\_);

Научно-методическим советом по разработке программного обеспечения и информационно-коммуникационным технологиям Учебно-методического объединения по образованию в области информатики и радиоэлектроники (протокол № \_\_ от \_\_\_\_\_).

## ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

### ХАРАКТЕРИСТИКА УЧЕБНОЙ ДИСЦИПЛИНЫ

Настоящая примерная учебная программа разработана организации образовательного процесса по учебной дисциплине «Параллельные и реконфигурируемые вычислительные системы» по специальности 7-06-0611-05 «Компьютерная инженерия» в соответствии с требованиями образовательного стандарта углубленного высшего образования и примерного учебного плана вышеуказанной специальности.

Учебная дисциплина «Параллельные и реконфигурируемые вычислительные системы» является одной из основных дисциплин специальности и направлена на подготовку специалистов в области проектирования и использования параллельных реконфигурируемых встраиваемых процессоров и сопроцессоров. Она предусматривает изучение как теоретических, так и практических вопросов проектирования параллельных реконфигурируемых систем.

Воспитательное значение учебной дисциплины «Параллельные и реконфигурируемые вычислительные системы» заключается в формировании у обучающихся математической культуры и научного мировоззрения; развитии исследовательских умений, аналитических способностей, креативности, необходимых для решения научных и практических задач; развитии познавательных способностей и активности: творческой инициативы, самостоятельности, ответственности и организованности; формировании способностей к саморазвитию, самосовершенствованию и самореализации.

Изучение данной учебной дисциплины способствует созданию условий для формирования интеллектуально развитой личности обучающегося, которой присущи стремление к профессиональному совершенствованию, активному участию в экономической и социально-культурной жизни страны, гражданская ответственность и патриотизм.

### ЦЕЛЬ, ЗАДАЧИ УЧЕБНОЙ ДИСЦИПЛИНЫ

Цель учебной дисциплины: изучение принципов построения узлов и блоков электронных вычислительных машин, а также приобретение навыков программирования цифровых вычислительных устройств и систем.

Задачи учебной дисциплины:

приобретение знаний в области проектирования реконфигурируемых систем;

освоение навыков практического применения подходов в решении задач обработки сигналов, изображений с помощью динамической реконфигурации;

изучение принципов функционирования высокопроизводительных специализированных систем обработки данных на основе ПЛИС.

Базовыми учебными дисциплинами по курсу «Параллельные и реконфигурируемые вычислительные системы» такие учебные дисциплины общего высшего образования, как «Линейная алгебра и аналитическая геометрия», «Математический анализ».

В свою очередь учебная дисциплина «Параллельные и реконфигурируемые вычислительные системы» является базой для таких учебных дисциплин компонента учреждения образования как, «Прикладная криптография для систем информационной безопасности», «Прикладное применение теории автоматов».

### ТРЕБОВАНИЯ К УРОВНЮ ОСВОЕНИЯ СОДЕРЖАНИЯ УЧЕБНОЙ ДИСЦИПЛИНЫ

В результате изучения учебной дисциплины «Параллельные и реконфигурируемые вычислительные системы» формируется следующая углубленная профессиональная компетенция: осуществлять параллельные вычисления на многопрофильных системах.

В результате изучения учебной дисциплины обучающийся должен:

*знать:*

методы проектирования динамически реконфигурируемых параллельных процессоров цифровой обработки сигналов реального времени;

алгоритмы отображения вычислительного процесса на архитектуру процессора;

методы синтеза базовых узлов процессора на основе распределенной арифметики;

основные приложения цифровой обработки сигналов в системах мультимедиа;

*уметь:*

выбирать эффективный алгоритм цифровой обработки сигналов под заданный вычислительный ресурс;

осуществлять синтез архитектуры реконфигурируемого процессора для основных приложений цифровой обработки сигналов;

проектировать проблемно-ориентированные параллельные реконфигурируемые вычислительные структуры для систем мультимедиа реального времени;

*иметь навык:* разработки, отладки и тестирования программ и схемотехнических решений для встраиваемых реконфигурируемых процессоров.

Примерная учебная программа рассчитана на 198 учебных часов, из них – 66 аудиторных. Примерное распределение аудиторных часов по видам занятий: лекции – 34 часа, лабораторные занятия – 32 часа.

## ПРИМЕРНЫЙ ТЕМАТИЧЕСКИЙ ПЛАН

Наименование раздела, темы	Всего аудиторных часов	Лекции	Лабораторные занятия
Введение в параллельные и реконфигурируемые архитектуры вычислительных средств	2	2	
<b>Раздел 1. Основные понятия и определения</b>	<b>14</b>	<b>10</b>	<b>4</b>
Тема 1. Эволюция параллельных и реконфигурируемых вычислительных средств	2	2	
Тема 2. Прикладные задачи и области применения.	4	4	
Тема 3. Ключевые приложения, требующие параллельной обработки и аппаратной реконфигурации	8	4	4
<b>Раздел 2. Структурная организация параллельного вычислительного процесса</b>	<b>10</b>	<b>6</b>	<b>4</b>
Тема 4. Классификация параллельных и реконфигурируемых архитектур вычислителей	2	2	
Тема 5. Параллелизм в реконфигурируемых средах	2	2	
Тема 6. Реконфигурируемые ускорители прикладных вычислений	6	2	4
<b>Раздел 3. Параллельные алгоритмы для реконфигурируемых систем</b>	<b>12</b>	<b>4</b>	<b>8</b>
Тема 7. Параллельная обработка данных на примере задач цифровой обработки сигналов и изображений	10	2	8
Тема 8. Ограничения и оптимизация параллельных вычислений	2	2	
<b>Раздел 4. Проектирование параллельных систем на кристалле</b>	<b>28</b>	<b>12</b>	<b>16</b>
Тема 9. Гетерогенные параллельные архитектуры	2	2	
Тема 10. Аппаратные интерфейсы параллельного обмена и анализ производительности	10	2	8
Тема 11. Программное обеспечение для гетерогенных систем. Средства быстрого прототипирования	10	2	8
Тема 12. Методологии проектирования параллельных реконфигурируемых систем	2	2	
Тема 13. Программная инфраструктура для управления реконфигурацией	4	4	
<b>Итого:</b>	<b>66</b>	<b>34</b>	<b>32</b>

## **СОДЕРЖАНИЕ УЧЕБНОГО МАТЕРИАЛА**

### **ВВЕДЕНИЕ В ПАРАЛЛЕЛЬНЫЕ И РЕКОНФИГУРИРУЕМЫЕ АРХИТЕКТУРЫ ВЫЧИСЛИТЕЛЬНЫХ СРЕДСТВ**

Характеристика, цели и задачи учебной дисциплины. Базовые термины и определения. Вычислительная машина и вычислительная система. Аппаратные средства и программное обеспечение, их взаимосвязь.

#### **Раздел 1. ОСНОВНЫЕ ПОНЯТИЯ И ОПРЕДЕЛЕНИЯ**

##### **Тема 1. ЭВОЛЮЦИЯ ПАРАЛЛЕЛЬНЫХ И РЕКОНФИГУРИРУЕМЫХ ВЫЧИСЛИТЕЛЬНЫХ СРЕДСТВ**

Краткая ретроспектива исторического развития вычислительных средств. Развитие реконфигурируемых средств от программируемых логических матриц до сложных систем на кристалле. Специализированные параллельные вычислительные ускорители, особенности создания.

##### **Тема 2. ПРИКЛАДНЫЕ ЗАДАЧИ И ОБЛАСТИ ПРИМЕНЕНИЯ**

Задачи с высокими требованиями к производительности, низкому энергопотреблению и обработке данных в реальном времени, имеющие высокую локальность по требуемой памяти. Примеры решаемых задач из телекоммуникации (протоколы связи, кодирование/декодирование сигналов), беспроводные системы, а также кодирование и обработка мультимедиа данных.

##### **Тема 3. КЛЮЧЕВЫЕ ПРИЛОЖЕНИЯ, ТРЕБУЮЩИЕ ПАРАЛЛЕЛЬНОЙ ОБРАБОТКИ И АППАРАТНОЙ РЕКОНФИГУРАЦИИ**

Применение специализированных вычислительных средств для некоторых систем искусственного интеллекта и машинного обучения, где реконфигурируемые и параллельные ускорители позволяют эффективно реализовывать необходимые алгоритмы.

Типовые задачи обработки больших объемов данных из биологии и медицины для обработки медицинских изображений, а также математического моделирования.

Задачи цифровой обработки сигналов (ЦОС): цифровая фильтрация, быстрое преобразование Фурье (БПФ) и спектральный анализ. Примеры других алгоритмов, обладающих высоким параллелизмом и эффективным отображением на архитектуру вычислителя, для реализации на реконфигурируемой логике. Сравнительный анализ производительности по сравнению с программными реализациями на процессорах общего назначения.

## Раздел 2. СТРУКТУРНАЯ ОРГАНИЗАЦИЯ ПАРАЛЛЕЛЬНОГО ВЫЧИСЛИТЕЛЬНОГО ПРОЦЕССА

### Тема 4. КЛАССИФИКАЦИЯ ПАРАЛЛЕЛЬНЫХ И РЕКОНФИГУРИРУЕМЫХ АРХИТЕКТУР ВЫЧИСЛИТЕЛЕЙ

Систематизации существующих платформ по классификации Флинна, критериям гранулярности, архитектуре соединений процессорных элементов.

### Тема 5 ПАРАЛЛЕЛИЗМ В РЕКОНФИГУРИРУЕМЫХ СРЕДАХ

Параллелизм в реконфигурируемых средах на примере ПЛИС. Аппаратная реализация специализированных конвейерных вычислителей (data path) и устройств управления в видео конечных автоматов (control path). Примеры алгоритмов позволяющих перевести вычислительный процесс из последовательной в параллельную форму, пригодную для реализации в аппаратуре. Развертывание циклов итерационных алгоритмов, на примере организации вычислительного процессора с помощью CORDIC-техники. Примеры на основе MAC-процессоров и алгоритма распределённой арифметики. Вопросы применения специализированных блоков ПЛИС, таких как блоки DSP различных серий кристаллов и многопортовой памяти BRAM.

### Тема 6 РЕКОНФИГУРИРУЕМЫЕ УСКОРИТЕЛИ ПРИКЛАДНЫХ ВЫЧИСЛЕНИЙ

Анализ прикладных задач для применимости параллельных и реконфигурируемых вычислителей. Критерии, препятствующие целевой производительности. Примеры типичных задач линейной алгебры на примере перемножения матриц, сверток, функций активации нейронных сетей. Высокоуровневые вопросы взаимодействия с системами общего назначения, ограничения пропускной способности и очереди прерываний.

## Раздел 3. ПАРАЛЛЕЛЬНЫЕ АЛГОРИТМЫ ДЛЯ РЕКОНФИГУРИРУЕМЫХ СИСТЕМ

### Тема 7. ПАРАЛЛЕЛЬНАЯ ОБРАБОТКА ДАННЫХ НА ПРИМЕРЕ ЗАДАЧ ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ И ИЗОБРАЖЕНИЙ

Базовые алгоритмы цифровой обработки сигналов: КИХ- и БИХ-фильтры и их реализации для реконфигурируемых вычислительных платформ. Базовые операции цифровой обработки изображений: свертки для пространственных фильтров (размытие, повышение резкости, детектирование краев). Ограничения на размер обрабатываемого изображения. Взаимосвязь критического пути и пропускной способности.

### Тема 8. ОГРАНИЧЕНИЯ И ОПТИМИЗАЦИЯ ПАРАЛЛЕЛЬНЫХ ВЫЧИСЛЕНИЙ

Ограничения в аппаратной конвейерной реализацией алгоритмов, в частности на длину. Основные ограничения на распараллеливание

вычислительного процесса: конфликты по данным, конфликты по управлению. Методы устранения конфликтов по данным или минимизация их эффектов. Способы профилирования системы. Оптимизация порядка и размера транзакций к динамической памяти.

#### Раздел 4. ПРОЕКТИРОВАНИЕ ПАРАЛЛЕЛЬНЫХ СИСТЕМ НА КРИСТАЛЛЕ

##### Тема 9. ГЕТЕРОГЕННЫЕ ПАРАЛЛЕЛЬНЫЕ АРХИТЕКТУРЫ

Гетерогенные системы на кристалле, на примере устройств серии Xilinx Zynq или Intel Cyclone V SoC. Вопросы интеграции многоядерного процессора общего назначения и программируемой логики в одном кристалле. Особенности практического применения, в частности типовые задачи процессорной системы и программируемой логики. Распределение вычислительной нагрузки, анализ латентности и задержки. Понятие «мягкое» и «жесткое» реальное время в контексте гетерогенных систем. Принципы построения высокопроизводительных встраиваемых систем.

##### Тема 10. АППАРАТНЫЕ ИНТЕРФЕЙСЫ ПАРАЛЛЕЛЬНОГО ОБМЕНА И АНАЛИЗ ПРОИЗВОДИТЕЛЬНОСТИ

Интерфейсы семейства AXI (Advanced eXtensible Interface). Регистровые интерфейсы типа AXI4-Lite, высокопроизводительный регистровый интерфейс AXI4 с поддержкой транзакций с автоинкрементацией адреса (Burst-режим).

Поточный интерфейс AXI4-Stream безадресный интерфейс для передачи сетевых данных и видеопотоков. Критерии выбора интерфейса, особенности схемотехнические. Аналогичные интерфейсы других производителей ПЛИС, к примеру такие как Avalon и AvalonST. Понятие IP-блока в проекте САПР, особенности подготовки.

Типовые задачи и анализ производительности сети на кристалле.

##### Тема 11. ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ДЛЯ ГЕТЕРОГЕННЫХ СИСТЕМ. СРЕДСТВА БЫСТРОГО ПРОТОТИПИРОВАНИЯ

Программный стек для гетерогенных реконфигурируемых систем. Первичный загрузчик, начальная конфигурация ПЛИС, вторичный загрузчик. Набор драйверов и конфигураций для конкретной аппаратной платформы, к примеру ПЛИС серии Xilinx Zynq-7000. Применение встраиваемой операционной системы Linux или RTOS для управления системой на кристалле.

Особенности применение платформы быстрого прототипирования Xilinx PYNQ или аналогичных моделирования транзакций к аппаратным ускорителям.

##### Тема 12. МЕТОДОЛОГИИ ПРОЕКТИРОВАНИЯ ПАРАЛЛЕЛЬНЫХ РЕКОНФИГУРИРУЕМЫХ СИСТЕМ

Методология проектирования на принципах совместного проектирования аппаратного и программного обеспечения (Hardware/Software Co-Design). Разделения функций системы между процессором (программным

обеспечением) и программируемой логикой (аппаратурой) на основе анализа требований к производительности, задержке и гибкости.

Применение итеративной методологии «V-модель», особенности применяемых САПР сквозного проектирования. Вопросы верификации на функциональном уровне, применение логических анализаторов, встроенных блоков отладки.

### Тема 13. ПРОГРАММНАЯ ИНФРАСТРУКТУРА ДЛЯ УПРАВЛЕНИЯ РЕКОНФИГУРАЦИЕЙ

Понятие частичной реконфигурации, необходимая программная инфраструктура. Планирование областей реконфигурации в проекте. Управление устройством реконфигурации, временные ограничения. Особенности процесса реконфигурации, применение блоков decoupler.

**ИНФОРМАЦИОННО-МЕТОДИЧЕСКАЯ ЧАСТЬ****ЛИТЕРАТУРА****ОСНОВНАЯ**

1. Петровский, А. А. Быстрое проектирование систем мультимедиа от прототипа / А. А. Петровский, А. В. Станкевич. – Минск : Бестпринт, 2011. – 412 с.
2. Real-Time Systems Design and Analysis: Tools for the Practitioner / Phillip A. Laplante, Seppo J. Ovaska. – 4th edition. – New York, Wiley-IEEE Press, 2011. – 584 p.
3. Максфилд, К. Проектирование на ПЛИС. Архитектура, средства и методы : курс молодого бойца / К. Максфилд ; пер. с англ. – Москва : Додэка-XXI, 2007. – 408 с.
4. Соловьев, В. В. Проектирование цифровых систем на основе программируемых логических интегральных схем / В. В. Соловьев. – 2-е изд., стер. – Москва : Горячая линия-Телеком, 2007. – 636 с.
5. Тарасов, И. Е. Разработка цифровых устройств на основе ПЛИС Xilinx с применением языка VHDL / И. Е. Тарасов. – Москва : Горячая линия-Телеком, 2005. – 252 с.
6. The Zynq Book: Embedded Processing with the ARM CortexA9 on the Xilinx Zynq-7000 All Programmable SoC / L. H. Crockett, R. A. Elliot, M. A. Enderwitz and R. W. Stewart. – Strathclyde, Academic Media, 2014.
7. Exploring Zynq MPSoC: With PYNQ and Machine. Learning Applications / L. Crockett, D. Northcote, C. Ramsay, F. Robinson, B. Stewart // First Edition, Strathclyde Academic Media, 2019.

**ДОПОЛНИТЕЛЬНАЯ**

8. Харрис, Д. М. Цифровая схемотехника и архитектура компьютера / Д. М. Харрис, С. Л. Харрис ; пер. с англ. – Москва : ДМК Пресс, 2018. – 792 с.
9. FPSoC using Xilinx Zynq for medical image coding based on the quaternionic paraunitary filter banks [Электронный ресурс] / N. Petrovsky, A. Stankevich, A. Petrovsky // e-Health Networking, Applications Services (Healthcom), 2015 IEEE 17th International Conference on, Boston, USA; 2015 / Boston, 2015. – P. 587–588. – Режим доступа: <http://dx.doi.org/10.1109/HealthCom.2015.7454573>. – Дата доступа: 12.11.2025.
10. Бибило, П. Н. Основы языка VHDL : учебное пособие / П. Н. Бибило. – 7-е изд. – Москва : Либроком, 2016. – 328 с.
11. Бибило, П. Н. Моделирование и верификация цифровых систем на языке VHDL / П. Н. Бибило, Н. А. Авдеев. – Москва : URSS, 2017. – 344 с.
12. Зотов, В. Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX / В. Ю. Зотов. – Москва : Горячая линия-Телеком, 2006. – 520 с.
13. Кузелин, М. О. Современные семейства ПЛИС фирмы Xilinx / М. О. Кузелин, Д. А. Кнышев, В. Ю. Зотов. – Москва : Горячая линия-Телеком, 2004. – 440 с.

14. Bobda, C. Introduction to Reconfigurable Computing: Architectures, algorithms and applications / Bobda C. – Dordrecht, Springer Netherlands, 2007. – 359 p.

## МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ОРГАНИЗАЦИИ И ВЫПОЛНЕНИЮ САМОСТОЯТЕЛЬНОЙ РАБОТЫ ОБУЩАЮЩИХСЯ

При изучении учебной дисциплины рекомендуется использовать следующие формы самостоятельной работы:

- работа с методическими материалами;
- работа с программами разработки, моделирования и отладки цифровых устройств на базе ПЛИС.

## ПЕРЕЧЕНЬ РЕКОМЕНДУЕМЫХ СРЕДСТВ ДИАГНОСТИКИ КОМПЕТЕНЦИЙ ОБУЩАЮЩИХСЯ

Примерным учебным планом по специальности 7-06-0611- 05 «Компьютерная инженерия» в качестве формы промежуточной аттестации по учебной дисциплине «Параллельные и реконфигурируемые вычислительные системы» рекомендуются экзамен. Оценка учебных достижений обучающихся производится по десятибалльной шкале.

Для текущего контроля по учебной дисциплине и диагностики компетенций могут использоваться следующие формы:

- устный/письменный опрос по теме занятия;
- проведение проверочных работ по изученной теме (разделу);
- отчеты по лабораторным работам с их защитой.

## РЕКОМЕНДУЕМЫЕ МЕТОДЫ (ТЕХНОЛОГИИ) ОБУЩЕНИЯ

Основные рекомендуемые методы (технологии) обучения, отвечающие целям и задачам учебной дисциплины:

- проблемное обучения (проблемное изложение, вариативное изложение, частично-поисковый метод), реализуемое на лекционных занятиях;
- учебно-исследовательская деятельность, творческий подход, реализуемые на лабораторных занятиях.

## ПРИМЕРНЫЙ ПЕРЕЧЕНЬ ТЕМ ЛАБОРАТОРНЫХ ЗАНЯТИЙ

1. Изучение интегрированной среды разработки (пакета САПР) цифровых устройств на основе ПЛИС.
2. Разработка проекта операционной части вычислительного устройства с использованием интегрированной среды разработки.
3. Введение в реконфигурируемые системы. Знакомство с САПР. Подготовка простейшего HDL-описание цифрового устройства, моделирование его работы, оценка объема занимаемых ресурсов FPGA и быстродействия.

4. Подготовка программного обеспечения на языках высокого уровня для взаимодействия с платформой быстрого прототипирования.

5. Устройство цифровой обработки сигналов (КИХ-фильтр, БИХ-фильтр, генератор синусоидальных сигналов) с применением процессорной системы. Применением контроллера прямого доступа к динамической памяти для исходных данных и результатов работы.

6. Аппаратная или программная реализация системы цифровой обработки изображений на основе свертки или других линейных операций.

7. Применение распределенной арифметики или CORDIC-техники для конвейеризации вычислительного процесса реконфигурируемой системы.

8. Подготовка IP-компонента для системы быстрого прототипирования с учетом аппаратных интерфейсов AXI4-Stream и AXI4 для обработки видеопотока в реальном времени.

#### ПРИМЕРНЫЙ ПЕРЕЧЕНЬ КОМПЬЮТЕРНЫХ ПРОГРАММ (необходимого оборудования, наглядных пособий и др.)

1. Класс ПЭВМ, оснащенный рабочими станциями, имеющими в составе 8-ми ядерный процессор (с поддержкой виртуализации), как минимум 2 сетевых адаптеров Ethernet и не менее 32 Гб оперативной памяти.

2. Пакет прикладных программ Matlab или Octave, Python.

3. Среда разработки Microsoft Studio Code.

4. Технические и программные средства разработки, моделирования и отладки цифровых устройств на базе ПЛИС (например, ModelSim, Xilinx ISE, Altera Quartus).

5. Дистрибутив среды быстрого прототипирования Xilinx PYNQ или аналога.

6. Отладочная плата на основе системы на кристалле ПЛИС, к примеру Xilinx серии Zynq-7000 или Xilinx Ultrascale+ (совместимые устройства PYNQ-Z1, PYNQ-Z2, Diligent Zybo, Diligent Zybo Z7-10, Diligent Zybo Z7-20) в комплекте с SD-картой памяти 10 класса объемом не менее 16 Гб.